

PAT-NO: JP02000231784A

DOCUMENT-IDENTIFIER: JP 2000231784 A

TITLE: MEMORY CONVERSION BOARD

PUBN-DATE: August 22, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
KOGANEZAWA, MASARU	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC GUMMA LTD	N/A

APPL-NO: JP11032525

APPL-DATE: February 10, 1999

INT-CL (IPC): G11C005/00

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a conversion board capable of mounting a single in-line memory module(SIMM) on an information processing device integrated with a dual in-line memory module(DIMM) interface.

SOLUTION: This board 1 is provided with plural SIMM sockets 2 and 3 capable of mounting SIMM memories 5 and 6, a boosting circuit 7 for converting the power voltage of a DIMM interface 4 to the voltage required for the memories 5 and 6, and a level converting circuit 8 for converting the signal output level of the memories 5 and 6 from 5 V to 3.3 V.

COPYRIGHT: (C)2000,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-231784

(P2000-231784A)

(43)公開日 平成12年8月22日 (2000.8.22)

(51)Int.Cl.<sup>7</sup>

G 11 C 5/00

識別記号

303

F I

G 11 C 5/00

テマコト<sup>®</sup>(参考)

303 A

審査請求 有 請求項の数6 O L (全3頁)

(21)出願番号

特願平11-32525

(22)出願日

平成11年2月10日 (1999.2.10)

(71)出願人 000165033

群馬日本電気株式会社

群馬県太田市西矢島町32番地

(72)発明者 小金澤 優

群馬県太田市西矢島町32番地 群馬日本電  
気株式会社内

(74)代理人 100086645

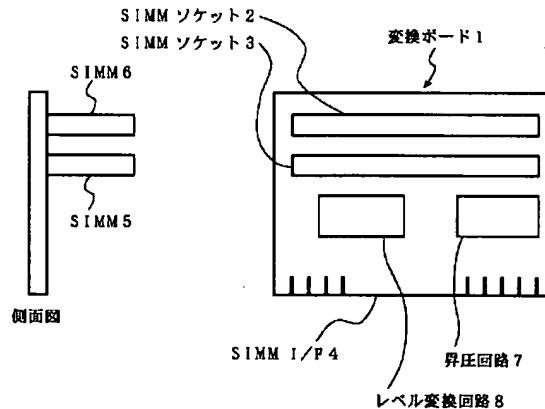
弁理士 岩佐 義幸

(54)【発明の名称】 メモリ変換ボード

(57)【要約】

【課題】 S I M MメモリをD I M Mインターフェース搭載の情報処理装置に実装可能にする変換ボードを提供する。

【解決手段】 S I M Mメモリ5, 6が実装できる複数のS I M Mソケット2, 3と、D I M Mインターフェース4の電源電圧をS I M Mメモリ5, 6で必要とする電圧への変換を行う昇圧回路7と、S I M Mメモリ5, 6の信号出力レベルを5Vから3.3Vへ変換するレベル変換回路8とを備える。



## 【特許請求の範囲】

【請求項1】第1の電圧用DRAMメモリが実装できる複数のソケットを備え、前記第1の電圧用DRAMメモリを第2の電圧用DRAMインターフェース搭載装置に実装可能とすることを特徴とするメモリ変換ボード。

【請求項2】第2の電圧用DRAMインターフェースを有し、

第1の電圧用DRAMメモリが実装できる複数のソケットと、

前記第2の電圧用DRAMインターフェースの電源電圧を前記第1の電圧用DRAMメモリで必要とする電圧への変換を行う昇圧回路と、

前記第1の電圧用DRAMメモリの信号出力レベルを変換するレベル変換回路と、を備えることを特徴とするメモリ変換ボード。

【請求項3】前記第1の電圧用DRAMメモリがS I M Mメモリであり、前記第2の電圧用DRAMインターフェースがD I MMインターフェースであることを特徴とする請求項2に記載のメモリ変換ボード。

【請求項4】前記昇圧回路は、D I MMインターフェースの電源電圧3. 3VをS I MMメモリで必要とする電圧5Vへの変換を行うことを特徴とする請求項3に記載のメモリ変換ボード。

【請求項5】前記レベル変換回路は、前記S I MMメモリの信号出力レベルを5Vから3. 3Vに変換することを特徴とする請求項3に記載のメモリ変換ボード。

【請求項6】前記レベル変換回路は、D I MMインターフェースからの3. 3Vの信号レベルをそのまま3. 3Vの信号レベルで前記S I MMメモリに与えることを特徴とする請求項5に記載のメモリ変換ボード。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、情報処理装置のメモリ実装ボードに関し、特にS I MMメモリをD I MMインターフェース搭載装置に実装可能にしたメモリ変換ボードに関する。

## 【0002】

【従来の技術】従来は、S I MM（シングル・インライン・メモリ・モジュール）メモリを使用した情報処理装置（例えば、パーソナルコンピュータ）のユーザーが、D I MM（デュアル・インライン・メモリ・モジュール）インターフェースのみの情報処理装置に買い換えた場合、インターフェースの違いから、所有していたS I MMメモリを使用できなかった。

## 【0003】

【発明が解決しようとする課題】上述したように、従来は、S I MMメモリを使用した情報処理装置をD I MMメモリを使用した情報処理装置に買い換えた場合、所有していたS I MMメモリを使用できず、無駄にしていた。

【0004】この発明の目的は、所有していたS I MM

メモリをD I MMインターフェース搭載の情報処理装置に実装可能にしたメモリ変換ボードを提供することにある。

## 【0005】

【課題を解決するための手段】この発明は、第2の電圧用DRAMインターフェースを有し、第1の電圧用DRAMメモリが実装できる複数のソケットと、前記第2の電圧用DRAMインターフェースの電源電圧を前記第1の電圧用DRAMメモリで必要とする電圧への変換を行う昇圧回路と、前記第1の電圧用DRAMメモリの信号出力レベルを変換するレベル変換回路と、を備えることを特徴とする。

## 【0006】

【発明の実施の形態】次に、この発明の実施の形態について図面を参照して説明する。

【0007】図1は、この発明のメモリ変換ボードの実施の形態を示す正面図および側面図である。

【0008】図1のように、D I MMインターフェース4を有する変換ボード1は、従来メモリであるS I MMメモリ5およびS I MMメモリ6が実装できるように、S I MMソケット2およびS I MMソケット3を備えている。さらに、変換ボード1は、D I MMインターフェース4の電源電圧が3. 3Vであるため、S I MMメモリで必要とする5Vへの変換を行う昇圧回路7と、S I MMメモリの信号出力レベルを5Vから3. 3Vへ変換するレベル変換回路8を備えている。

【0009】変換ボード1上にあるS I MMソケット2およびS I MMソケット3には、S I MMメモリ5およびS I MMメモリ6が実装される。S I MMメモリ5およびS I MMメモリ6を実装後、変換ボード1は、D I MMインターフェースを有する情報処理装置（例えば、パソコン等）へ実装される。

【0010】次に、この実施の形態における昇圧回路の電圧変換およびレベル変換回路の信号レベル変換について、図2を用いて詳細に説明する。

【0011】D I MMインターフェース4に供給される3. 3V電源9を昇圧回路7へ入力して5V電源10に変換し、S I MMソケット2およびS I MMソケット3の電源に供給する。

【0012】S I MMソケット2およびS I MMソケット3からのトータル64本の5Vデータバス12をレベル変換回路8に接続し、D I MMインターフェース4からのトータル64本の3. 3Vデータバス11もレベル変換回路8に接続する。

【0013】これにより、S I MMメモリ2, 3からの5Vデータバス12は、D I MMインターフェース4へ流れるとときに3. 3Vにレベル変換される。D I MMインターフェース4の3. 3Vデータバス11がS I MMへ流れると際は、そのままの3. 3Vレベルで流れる。

【0014】上述したD I MMインターフェース4を有す

る変換ボード1は、S I MMソケット2、3に2つのS I MMメモリが実装できるようになっており、これにより、従来標準的に使用されていたS I MMメモリを近年のD I MMインターフェース搭載装置に実装することができる。

【0015】なお、上述した実施の形態では、S I MMソケットが2個の場合について説明したが、この発明は、2個に限るものではなく、S I MMソケットが複数個の場合にも適用できることは言うまでもない。

【0016】また、S I MMメモリおよびD I MMインターフェースの場合について説明したが、この発明は、これに限るものではなく、他のD R A Mにも適用できることは言うまでもない。

【0017】

【発明の効果】以上説明したように、この発明は、近年のD I MMメモリインターフェースのみの搭載装置に、従来標準的に使用されていた安価なS I MMメモリを搭載することができ、S I MMメモリを無駄にすることがな

い。

【図面の簡単な説明】

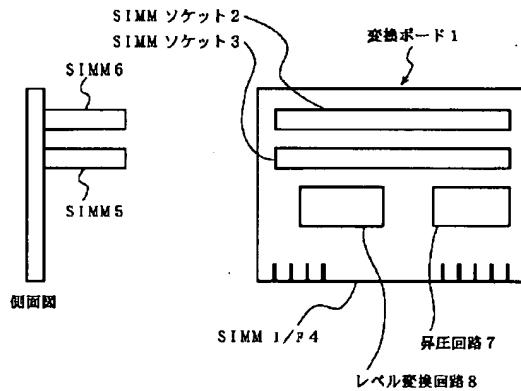
【図1】この発明のD I MMインターフェース搭載装置の実施の形態を示す正面図および側面図である。

【図2】この実施の形態における昇圧回路の電圧変換およびレベル変換回路の信号レベル変換について説明する図である。

【符号の説明】

- 1 変換ボード
- 2, 3 S I MMソケット
- 4 D I MMインターフェース
- 5, 6 S I MMメモリ
- 7 昇圧回路
- 8 レベル変換回路
- 9 3. 3 V電源
- 10 5 V電源
- 11 3. 3 Vデータバス
- 12 5 Vデータバス

【図1】



【図2】

